

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출 원 번 호

10-2003-0085359

**Application Number** 

출 원 년 월 일 Date of Application 2003년 11월 28일

NOV 28, 2003

출

! 인:

한국전자통신연구원

Applicant(s)

Electronics and Telecommunications Research Inst



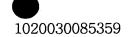
2004 년 01 월 19 일

특

취 경

NER RESIDENCE

COMMISSIONER



【서지사항】

【서류명】 특허출원서

【권리구분】 특허

【수신처】 특허청장

【참조번호】 0001

【제출일자】 2003.11.28

【발명의 명칭】 반도체 광소자의 제작 방법

【발명의 영문명칭】 Method for fabricating semiconductor optical device

【출원인】

【명칭】 한국전자통신연구원

【출원인코드】 3-1998-007763-8

【대리인】

【성명】 신영무

【대리인코드】 9-1998-000265-6 【포괄위임등록번호】 2001-032061-5

【발명자】

【성명의 국문표기】 송현우

【성명의 영문표기】 SONG, Hyun Woo 【주민등록번호】 671220-1674124

【우편번호】 302-733

【주소】 대전광역시 서구 둔산2동 은하수아파트 104동 207호

【국적】 KR

【발명자】

【성명의 국문표기】 한원석

【성명의 영문표기】 HAN, Won Seok 【주민등록번호】 701217-1408511

【우편번호】 305-707

【주소】 대전광역시 유성구 신성동 한울아파트 106-604

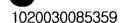
【국적】 KR

【발명자】

【성명의 국문표기】 김종희

【성명의 영문표기】 KIM. Jona Hee 【주민등록번호】

721223-1543011



【우편번호】 305-350

【주소】 대전광역시 유성구 가정동 161번지 ETRI 기숙사 신관 225호

【국적】 KR

【발명자】

【성명의 국문표기】 주영구

【성명의 영문표기】 JU.Young Gu

【주민등록번호】 710719-1567915

【우편번호】 305-721

【주소】 대전광역시 유성구 신성동 럭키하나아파트 110-707

【국적】 KR

【발명자】

【성명의 국문표기】 권오균

【성명의 영문표기】 KWON,0 Kyun

【주민등록번호】 670310-1347916

【우편번호】 305-707

【주소】 대전광역시 유성구 신성동 한울아파트 111-1802

【국적】 KR

【발명자】

【성명의 국문표기】 박상희

【성명의 영문표기】PARK, Sang Hee【주민등록번호】651202-2018114

【우편번호】 305-728

【주소】 대전광역시 유성구 전민동 462-5 세종아파트 108-506

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의

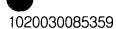
한 출원심사 를 청구합니다. 대리인

신영무 (인)

【수수료】

【기본출원료】20면29,000원【가산출원료】0면0원【우선권주장료】0건0원

【심사청구료】 8 항 365,000 원



[합계] 394,000

【감면사유】 정부출연연구기관

원

【감면후 수수료】 197,000 원

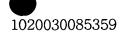
【기술이전】

【기술양도】 희망

【실시권 허여】 희망

【기술지도】 희망

【첨부서류】 1. 요약서·명세서(도면)\_1통



### 【요약서】

### [요약]

본 발명은 반도체 반사경 또는 광학 필터로 이용될 수 있는 반도체 광소자의 제작 방법에 대해 개시한다. 에칭비가 서로 다른 두가지 이상의 반도체층들을 교대로 적층한 후 적어도한 종류의 반도체층들을 선택적으로 에칭하여 에어갭(air gap)을 형성하고, 에어갭이 매립되도록 열전달 특성이 양호한 산화물 혹은 질화물을 증착한다. 에어갭에 매립된 산화물 혹은 질화물과 반도체층의 큰 굴절률 차이로 인하여 적은 주기로도 효과적으로 높은 반사율을 갖는 반도체 반사경 또는 광학 필터를 구현할 수 있다.

### 【대표도】

도 2

# 【색인어】

에칭비, 반도체층, 선택적 에칭, 에어갭, 반사율

## 【명세서】

## 【발명의 명칭】

반도체 광소자의 제작 방법 {Method for fabricating semiconductor optical device} 【도면의 간단한 설명】

도 1a 및 도 1b는 본 발명의 실시예에 따른 반도체 광소자 제작 방법을 설명하기 위한 사시도.

도 1c는 도 1a 및 도 1b의 A1 - A2 부분을 절취한 단면도.

도 2는 본 발명의 실시예에 따라 제작된 반도체 광소자의 단면도.

도 3은 본 발명의 실시예에 따라 제작되는 반도체 광소자의 반사율 특성을 나타낸 그래프.

도 4는 본 발명의 실시예에 따라 제작된 반도체 광소자의 반사율 스펙트럼을 나타낸 그 래프.

도 5는 본 발명의 반도체 광소자 제작 방법을 적용하여 표면방출 레이저의 상부 반사경을 제작한 실시예를 설명하기 위한 단면도.

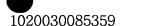
도 6은 본 발명의 반도체 광소자 제작 방법을 적용하여 표면방출 레이저의 하부 반사경을 제작한 실시예를 설명하기 위한 단면도.

<도면의 주요 부분에 대한 부호의 설명>

1, 11, 31: 반도체 기판 2, 3, 16: 반도체층

4: 메사 구조 4a, 9a: 소자영역

4b, 9b: 지지영역 5, 15, 17, 35: 에어갭



6, 18, 32: 열전도 특성이 우수한 물질

7: 공극 12: 하부 반사경

13, 37: 전도 영역 14, 33: 전류제한 영역

19, 20: 전극 21, 39: 출력광

22: 상부 반사경 영역 34: 상부 반사경

40: 하부 반사경 영역

【발명의 상세한 설명】

【발명의 목적】

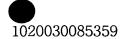
【발명이 속하는 기술분야 및 그 분야의 종래기술】

 본 발명은 광통신 소자, 표면 방출 레이저 등의 기술 분야에 적용되는 반도체 광소자에 관한 것으로, 보다 상세하게는 반도체 반사경 또는 광학 필터로 이용될 수 있는 반도체 광소자 의 제작 방법에 관한 것이다.

\*\* 반도체 광소자는 고밀도로 집적이 용이하고 수명이 길기 때문에 다양한 분야에 응용되고 있다. 통신용 파장 영역(1.2 μm ~ 1.8 μm)의 반도체 광소자는 주로 InP 혹은 GaAs 기판 위에 형성된다. 굴절률이 높은 물질과 굴절률이 낮은 물질을 적절한 두께 만큼씩 교대로 적층하면 반사경 혹은 광학 필터로 이용이 가능한 반도체 광소자를 얻을 수 있다. 이러한 반도체 반사경 혹은 광학 필터는 반도체 능동 소자 및 수동 소자에 응용될 수 있다. 특히, 표면방출 레이저를 구현하기 위해서는 고 반사율의 반사경이 필수적으로 필요한데, 이를 위해 다양한 기술이 적용되고 있다.

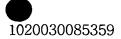


- <20> 종래 기술에 의한 반도체 반사경으로는 InP 기판에 격자 정합 성장하여 얻어지는 InP/InAlAs 반사경, InAlGaAs/InAlAs 반사경, InAlGaAs/InAlAs 반사경, InAlGaAsSb/InAlAsSb 반사경 등이 있다[참고문헌 1, 5, 6]. InP 기판에 격자 정합 성장한 후 선택 에칭하여 얻을 수 있는 InP/공기층(air-gap) 반사경[참고문헌 3, 4, 7, 11]도 개발된 바 있으며, 증착 방법으로 얻어지는 유전체 반사경[참고문헌 2], GaAs 기판에 성장되는 Al(Ga)As/GaAs 반사경[참고문헌 12], GaAs 기판에서 AlGaAs 층을 습식 산화하여 얻어지는 반사경[참고문헌 8] 등은 InP 기판에 성장되는 이득 매질과 기판대 기판의 용융(fusion) 접합을 통해서 제작되며, 표면방출 레이저와 같은 능동 소자에 응용된다.
- (21) [참고문헌 1] Dennis G. Deppe, et al., Vertical cavity surface emitting lasers with electrically conducting mirrors, 미국특허 제5,068,868호(Nov. 26, 1991), AT&T Bell Laboratory.
- (~22> [참고문헌 2] Jamal Ramdani, et al., Long-wavelength light emitting vertical cavity surface emitting laser and method of fabrication, 미국특허 제6,121,068호(Sep. 19, 2000), Motorola, Inc.
- (~23) [참고문헌 3] Chao-Kun Lin, et al., Electrically pumped 1.3 µm VCSELs with InP/air-gap DBRs., Conference on Lasers and Electro-optics 2002, CPDB10-1, pp.755 ~ 757, 2002.
- (~24> [참고문헌 4] Chao-Kun Lin, et al., High temperature continuous-wave operation of 1.3-1.55 年 VCSELs with InP/air-gap DBRs, IEEE 18th International Semiconductor Laser Conference, ThA6, pp.145 ~ 146, 2002.



- (~25) [참고문헌 5] I. Sagnes, et al., MOCVD InP/AlGaInAs distributed Bragg reflector for 1.55 μm VCSELs, Electronics Letters, Vol. 37 (8), pp.500 ~ 501, 2001.
- (~26> [참고문헌 6] J.-H. Shin, et al., CW operation and threshold characteristics of all-monolithic InAlGaAs 1.55 
  µm VCSELs grown by MOCVD, IEEE Photonics Technology Letters, Vol. 14 (8), pp.1031 ~ 1033, 2002.
- (27) [참고문헌 7] K. Streubel, et al., 1.26 µm vertical cavity laser with two InP/air-gap reflectors, Vol. 32 (15), pp.1369 ~ 1370, 1996.
- <28> [참고문헌 8] H.-E. Shin, et al., High-finesse AlxOy/AlGaAs non-absorbing optical cavity, Applied Physics Letters, Vol. 72 (18), 1998.
- (~29) [참고문헌 9] Sun Jin Yun, et al., Dependence of atomic layer-deposited Al<sub>2</sub>O<sub>3</sub> films characteristics on growth temperature and Al precursors of Al(CH <sub>3</sub>)<sub>3</sub> and AlCl<sub>3</sub>., J. Vac. Sci. and Tech., vol 15 (6), pp.2993 ~ 2997, 1997.
- <30> [참고문헌 10] Tuomo Suntola, et al., Method and equipment for growing thin films, 미국특허 제5,711,811호(Jan. 27, 1998).
- (31) [참고문헌 11] 岩井 則廣 외, "면발광 반도체 레이저 소자 및 그의 제작 방법", 일본특허 공개 평11-307863호, 古河電氣工業株式會社.
- <32> [참고문헌 12] 岩井 則廣 외, "면발광형 반도체 레이저 소자 및 그의 제작 방법", 일본특 허공개 평12-012962호, 古河電氣工業株式會社.
- (33) [참고문헌 13] 송현우 외, "전류 제한 구조를 갖는 반도체 광소자", 국내특허출원 제 2002-69586호(2002년 11월 11일).

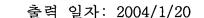




- <34> 그러나 상기한 종래의 반도체 반사경들은 다음과 같은 장점 및 단점을 갖는다.
- 먼저, InP 기판에 격자 정합 성장하여 얻어지는 InP/InAlAs 반사경, InAlGaAs/InAlAs 반사경 및 InAlGaAsSb/InAlAsSb 반사경 등은 전류를 흘릴 수 있는 전도성 반사경[참고 문헌 1]이라는 장점을 가지는 반면, 성장 두께가 두껍고 두께 조절 혹은 성장이 어려운 단점을 가진다.
- InP 기판에 격자 정합 성장한 후 선택 에칭하여 얻을 수 있는 InP/공기층 반사경은 두께가 얇고 제작이 용이한 장점이 있지만, 역학적으로 약하고 불안정한 단점을 안고 있다.
- <37> 증착 방법으로 얻어지는 유전체 반사경 및 GaAs 기판에 성장되는 A1(Ga)As/GaAs 반사경 등은 기판 대 기판의 용융 접합이라는 기술을 적용하여야 하는데, 이 기술은 양산성의 결함을 가지고 있다고 알려져 있다.
- 또한, GaAs 기판 위에 결정 박막을 성장하고 성장된 결정 박막 중 Al(Ga)As층을 습식 산화하여 얻어지는 반사경의 경우에는 습식 산화 시에 생기는 변형으로 인한 안정성 결함이라는
  문제점을 가지고 있다.
- <39> 그러므로 종래의 반도체 반사경들이 가지는 단점들을 보완할 수 있고, 보다 구조적으로 안정되며 제작이 용이한 반도체 반사경 및 광학 필터의 개발이 요구된다.

## 【발명이 이루고자 하는 기술적 과제】

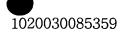
- 본 발명의 목적은 광통신용 파장 영역에서 사용이 가능하며 역학적으로 안정하고 제작공 정이 용이하며 양산성을 갖춘 반도체 광소자의 제작 방법을 제공하는 것이다.
- '41' 상기한 목적을 달성하기 위한 본 발명은 반도체 기판 상에 에칭비가 서로 다른 두 종류이상의 반도체층들을 교대로 적층하는 단계와, 소정의 마스크를 사용하여 상기 적충된 반도체층들을 패터닝하는 단계와, 적어도 한 종류 이상의 상기 반도체층들을 선택 에칭하여 에어갭을





형성함으로써 잔류된 반도체층들로 이루어진 메사 구조가 형성되도록 하는 단계와, 상기 에어 갭이 매립되도록 열전달 특성이 양호한 물질을 증착하는 단계를 포함하는 것을 특징으로 한다.

- <42> 상기 적충된 반도체충들은 소자영역의 폭이 상기 소자영역 양측의 지지영역보다 좁게 패터닝되는 것을 특징으로 한다.
- <43> 상기 적충된 반도체충들은 소자영역의 폭이 상기 소자영역 일측의 지지영역보다 좁게 패터닝되는 것을 특징으로 한다.
- <44> 상기 반도체충들은 상기 반도체 기판 위에 결정 성장이 가능한 물질들인 것을 특징으로 한다.
- '45' 상기 열전달 특성이 양호한 물질은 산화물, 질화물 또는 이들의 혼합물이며, Al<sub>2</sub>O<sub>3</sub>, ZnO, MgO, TiO<sub>2</sub>, Ta<sub>2</sub>O<sub>5</sub>, ZrO<sub>2</sub>, HfO<sub>2</sub>, SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, AlN, AlON 중 어느 하나이거나 이들의 조합인 것을 특징으로 한다.
- <46> 상기 반도체 광소자는 반사경 또는 광학 필터인 것을 특징으로 한다.
  【발명의 구성 및 작용】
- <47> 본 발명의 목적과 더불어 그의 다른 목적 및 신규한 특징은 본 명세서의 기재 및 첨부도면에 의하여 명료해질 것이다.
- 그러면 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다. 그러나 본 발명의 실시예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 하기의 실시예들로 인해 한정되어지는 것으로 해석되어져서는 안된다. 본 발명의 실시예들은 당 업계에서 통상의 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위해서 제공되어지는 것이다. 따라서 도면에 도시된 요소의 형상 등은 보다 명확한 설명을 강조하기 위해서

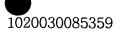


과장되어진 것이며, 도면에서 동일한 부호로 표시된 요소는 동일한 요소를 의미한다. 또한, 어떤 층이 다른 층 또는 반도체 기판의 "상에 있다"라고 기재되는 경우에, 어떤 층은 상기 다른 층 또는 반도체 기판에 직접 접촉하여 존재할 수 있고, 또는 그 사이에 제 3의 층이 게재될 수 있음을 의미한다.

도 1a 및 도 1b는 본 발명의 실시예에 따른 반도체 광소자의 제작 방법을 설명하기 위한 사시도이며, 도 1c는 도 1a 및 도 1b의 A1 - A2 부분을 절취한 단면도이고, 도 2는 본 발명의 실시예에 따라 제작된 반도체 광소자의 단면도이다.

InP 반도체 기판(1) 상에 서로 다른 에칭비(etch rate)를 갖는 III-V족 반도체충들(2 및 3)을 교대로 반복하여 적충한다. 그리고 이들 중 적어도 한 종류의 반도체충들(2 또는 3)을 선택적으로 에칭하여 도 1c와 같이 에어갭(5)을 형성함으로써 에어갭(5)을 포함하는 떠있는 다리형태(bridge type)(도 1a 참조) 혹은 외팔보 형태(cantilever type)(도 1b 참조)의 메사 (mesa) 구조(4 및 9)가 형성된다. 이 때 메사 구조(4 및 9)가 무너지지 않도록 해야 한다. 이를 위한 하나의 효과적인 방법으로 도 1a 및 도 1b와 같이 반도체충(2 및 3)을 적충한 후 소자영역(4a 및 9a)의 폭을 지지영역(4b 및 9b)보다 좁게 패터닝하면 선택적 에칭 과정에서 측면 식각에 의해 소자영역(4a 및 9a)의 반도체충(3)이 완전히 에칭되는 동안 지지영역(4b 및 9b)의 반도체충(3)은 일부 잔류되기 때문에 지지영역(4b 및 9b)의 잔류된 반도체충(3)이 소자영역(4a 및 9a)의 잔류된 반도체충(2)을 지지하게 된다. 이외에도 III-V족 반도체충들에 대해 선택성이 강한 에칭 방법들을 이용하거나, 마스크를 이용하여 반도체충들의 특정 부분만을 에칭하는 방법으로 상기와 같이 안정적인 메사 구조(4)를 형성할 수도 있다.

상기 반도체충들(2 및 3)은 유기금속기상 결정 성장법(Metal-Organic Vapor Phase
 Epitaxy)으로 형성할 수 있으며, InP 와 InGaAs, InAlGaAs, InAlAs InGaAsP 등과 같이 InP 기



<53>

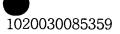
출력 일자: 2004/1/20

판(1)에 성장 가능한 물질들을 이용할 수 있다. 상기 각 물질들은 시트릭 산계, 인산계 및 염 산계 습식 에칭으로 높은 선택성을 갖는 선택적 에칭이 가능하다.

<52> 도 2를 참조하면, 도 1c와 같이 에칭에 의해 형성된 에어갭(5)에 열전달 특성이 우수한 물질(6)을 부분적으로 또는 전체적으로 채워 넣는다. 이 때 상기 물질(6)을 증착하는 과정에서 상기 에어갭(5) 내에 부분적으로 공극(void)(7)이 포함될 수 있다. 상기 에어갭(5)의 구석구석 에 상기 물질(6)을 효과적으로 채워 넣기 위해서는 원자층 증착(atomic laver deposition)법을 사용할 수 있다. 이 때 TMA(Tri Methyl Aluminum)와 H<sub>2</sub>O를 재료로 사용하면 200 ~ 400℃의 비 교적 낮은 온도에서 1.6 ~ 1.7 정도의 굴절률을 갖는 조밀한(dense) 박막을 증착할 수 있다.

상기 열전달 특성이 양호한 물질(6)로는 산화물이나 질화물 또는 산화물과 질화물의 혼 합물을 사용할 수 있다. 예를 들어, Al<sub>2</sub>O<sub>3</sub>, ZnO, MgO, TiO<sub>2</sub>, Ta<sub>2</sub>O<sub>5</sub>, ZrO<sub>2</sub>, HfO<sub>2</sub>, SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, AIN, AION 등을 사용하거나, 이들의 조합을 사용할 수 있다. AI<sub>2</sub>O<sub>3</sub> 박막을 사용하는 경우 실제 로 InP 반도체 기판(1) 위에 성장되는 반도체층 예를 들어, InAlGaAs, InGaAsP, InAlAs, InGaAs 들과 비교해서 굴절률 차이가 현저히 크기 때문에 적은 주기로도 효과적으로 높은 반사 율의 반사경 혹은 광학 필터를 구현할 수 있다. 또한, 상기 반도체층들(2 및 3)에 비해서 열전 도가 매우 우수하여 열방출 특성이 양호해지며, 열방출 특성이 중요한 광소자에 응용되는 경우 소자 특성에 큰 향상을 줄 수 있다. 또한, 광 능동 소자에 응용하는 경우 에칭된 단면들에서 생길 수 있는 누설 전류(leakage current)를 효과적으로 제어(passivation)할 수 있다. 도면에 서 부호 8은 빛의 반사 혹은 투과 경로를 나타낸다.

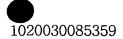
결과적으로 선택적 에칭이 가능한 반도체층들을 적용하기 때문에 일반적으로 통신용 광 <54> 원 소자에 사용되는 InP 기판에서 구현이 가능하며, 상기 에어갭(5)에 채



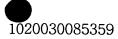
워진 물질(6)로 인해서 역학적으로 안정된 구조와 양호한 열전도 특성을 갖는다. 이와 같이 역학적으로 안정되고 높은 반사율을 가지는 반도체 반사경 혹은 광학 필터는 표면방출 레이저, 수동 광학 필터 등의 광소자에 응용될 수 있다.

- 상기와 같이 제작된 반도체 광소자는 반도체 반사경 혹은 광학 필터로 사용될 수 있다.
  사용될 광학 필터의 설계에 따라 두 가지 이상의 다른 반도체충들(예를 들어, 2 또는 3)로 다양한 배치와 두께로 구성될 수 있고, 기본적인 반도체충들을 형성하고 상기 공정을 거쳐 완성된 광소자는 특정 영역의 파장을 투과하거나, 반사하기도 하는 등의 설계된 광 특성을 갖게 된다.
- 주체적인 예로써, 1.55µm의 파장 근처에서 고반사율을 가지도록 반사경을 설계하고, 상기와 같은 공정으로 InP 기판 위에 광소자를 제작하면 도 3의 선 A와 같은 반사율 특성을 보이게 된다.
- <57> 도 3은 본 발명의 실시예에 따라 제작되는 반도체 광소자의 반사율 특성을 파장에 대한 반사율의 변화로 나타낸 그래프이다.
- \*\*\* 반사율 스펙트럼 곡선(선 B)은 도 1a 또는 도 1b와 같이 InP 반도체 기판(1) 상에 서로 다른 에칭비를 갖는 반도체층들(2 및 3)을 교대로 반복하여 적층시킨 상태에서 측정한 반사율이며, 반사율 스펙트럼 곡선(선 C)은 적어도 한 종류의 반도체층들(2 또는 3)을 선택적으로 에 칭하여 도 1c와 같이 에어갭(5)을 형성한 상태에서 측정한 반사율이고, 반사율 스펙트럼 곡선(선 A)은 상기 에어갭(5)에 산화막 혹은 질화막을 채워 넣은 상태에서 측정한 반사율을 나타낸다.





- 도 4는 본 발명의 실시예에 따라 제작된 반도체 광소자의 반사율 스펙트럼으로, 에어갭(5)에 채워진 산화막 혹은 질화막에 포함된 공극(7)의 두께 비에 따른 반사율의 변화를 나타낸다. 알루미늄 산화막(Al<sub>2</sub>O<sub>3</sub>) 내에 내재하는 공극(7)의 두께 비가 10%인 경우(선 D), 5%인경우(선 E), 공극이 없는 경우(선 F)의 반사율을 나타낸다.
- <60> 도 5는 본 발명의 반도체 광소자 제작 방법을 적용하여 표면방출 레이저의 상부 반사경을 제작한 실시예를 설명하기 위한 단면도이다.
- \*61> 반도체 기판(11) 상에 하부 반사경(12), 전도 영역(13), 전류제한 영역(14)을 순차적으로 형성한다. 상기 전류제한 영역(14)은 다른 에칭비를 갖는 다층 구조의 반도체층으로 형성한다. 상기 전류제한 영역(14) 상에 다른 에칭비를 갖는 반도체층들(16)을 교대로 반복하여 적층하고 상기 반도체층들(16)을 패터닝한다. 적어도 한 종류의 반도체층들을 선택적으로 에칭하여상기 전류제한 영역(14) 및 상부 반사경 영역(22)에 에어갭(15 및 17)이 각각 형성되도록 한다. 상기 에어갭(17)에 의해 떠있는 다리 형태 혹은 외팔보 형태의 메사 구조가 형성된다. 상기 에어갭(15 및 17)이 매립되도록 열전도 특성이 우수한 물질(18)을 증착하여 상기 전류제한 영역(14)에는 전류 제한 구조가 형성되고, 상기 반도체층(16)과 채워진 에어갭(17)은 고반사율의 상부 반사경(22)을 형성한다. 상기 전류제한 영역(14)과 전도 영역(13) 혹은 기판(11) 상에전극(19 및 20)을 각각 형성한다. 도면에서 부호 21은 출력광을 나타낸다.
- <62> 도 6은 본 발명의 반도체 광소자 제작 방법을 적용하여 표면방출 레이저의 하부 반사경을 제작한 실시예를 설명하기 위한 단면도이다.
- \*63> 반도체 기판(31) 상에 하부 반사경 영역(40), 전도 영역(37), 전류제한 영역(33) 및 상부 반사경(34)을 순차적으로 형성한다. 상기 하부 반사경 영역(40)은 다른 에칭비를 갖는 다층 구조의 반도체층으로 형성한다.



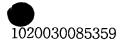
《64》 상기 반도체 반사경(34), 전류제한 영역(33), 전도 영역(37) 및 하부 반사경 영역(40)에 하부 반사경을 형성하기 위하여 패터닝하고 본 발명을 적용하여 메사 구조를 만든다. 적어도 한 종류의 반도체층들을 선택적으로 에칭하여 상기 하부 반사경 영역(40)에 에어갭(35)이 형성되도록 한다. 상기 에어갭(35)이 부분 혹은 전체가 매립되도록 열전도 특성이 우수한 물질(32)을 중착하여 상기 반도체 하부 반사경 영역(40)에 하부 반사경을 형성한다. 상기 전류제한 영역(33)과 전도 영역(37) 상에 전극(36 및 38)을 각각 형성한다. 도면에서 부호 39는 출력광을 나타낸다.

이상과 같이 본 발명에 따른 반도체 광소자 제작 방법은 도 5 혹은 도 6에 도시된 표면 방출 레이저에서 상부 반사경 영역(22)의 상부 반사경 혹은 하부 반사경 영역(40)의 하부 반사 경 제작을 위해 적용될 수 있으며, 본 발명을 적용하여 상부 반사경과 하부 반사경을 동시에 제작할 수도 있다.

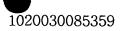
이상 바람직한 실시예를 들어 본 발명을 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되지 않고, 본 발명의 기술적 사상의 범위 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러 가지 변형이 가능하다.

#### 【발명의 효과】

《67》 상술한 바와 같이 본 발명은 반도체 반사경 또는 광학 필터에 필요한 반도체층들을 적층한 후 선택적으로 에칭하여 에어갭을 형성하고, 상기 에어갭이 매립되도록 전체면에 열전달 특성이 양호한 물질을 한 층 또는 여러 층으로 증착한다. 따라서 역학적 안정성을 가지며, 열전도 특성이 우수하고 안정성(reliability)이 확보된 반도체 광소자를 구현할 수 있다.



본 발명에 제시한 반도체 광소자는 반도체 반사경 및 광학 필터 기술 분야, 광통신 소자기술 분야, 표면 방출형 광원 소자, 수동 광 소자, 반도체 광 증폭기 소자 등에 적용할 수 있다.



## 【특허청구범위】

### 【청구항 1】

- a) 반도체 기판 상에 에칭비가 서로 다른 두 종류 이상의 반도체충들을 교대로 적충하는 단계와,
  - b) 소정의 마스크를 사용하여 상기 적충된 반도체충들을 패터닝하는 단계와,
- c) 적어도 한 종류 이상의 상기 반도체충들을 선택 에칭하여 에어갭을 형성함으로써 잔류된 반도체충들로 이루어진 메사 구조가 형성되도록 하는 단계와,
- d) 상기 에어갭이 매립되도록 열전달 특성이 양호한 물질을 증착하는 단계를 포함하는 것을 특징으로 하는 반도체 광소자 제작 방법.

# 【청구항 2】

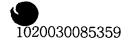
제 1 항에 있어서, 상기 단계 b)에서 상기 적충된 반도체충들은 소자영역의 폭이 상기 소자영역 양측의 지지영역보다 좁게 패터닝되는 것을 특징으로 하는 반도체 광소자 제작 방법.

#### 【청구항 3】

제 1 항에 있어서, 상기 단계 b)에서 상기 적충된 반도체충들은 소자영역의 폭이 상기 소자영역 일측의 지지영역보다 좁게 패터닝되는 것을 특징으로 하는 반도체 광소자 제작 방법.

#### 【청구항 4】

제 1 항에 있어서, 상기 반도체충들은 상기 반도체 기판 위에 결정 성장이 가능한 물질들인 것을 특징으로 하는 반도체 광소자 제작 방법.



### 【청구항 5】

제 1 항에 있어서, 상기 열전달 특성이 양호한 물질은 산화물, 질화물 또는 이들의 혼합물인 것을 특징으로 하는 반도체 광소자 제작 방법.

# 【청구항 6】

제 5 항에 있어서, 상기 열전달 특성이 양호한 물질은 Al<sub>2</sub>O<sub>3</sub>, ZnO, MgO, TiO<sub>2</sub>, Ta<sub>2</sub>O<sub>5</sub>, ZrO<sub>2</sub>, HfO<sub>2</sub>, SiO<sub>2</sub>, Si <sub>3</sub>N<sub>4</sub>, AlN, AlON 중 어느 하나이거나 이들의 조합인 것을 특징으로 하는 반도체 광소자 제작 방법.

## 【청구항 7】

제 5 항에 있어서, 상기 열전달 특성이 양호한 물질은 원자층 증착법으로 증착하는 것을 특징으로 하는 반도체 광소자 제작 방법.

# 【청구항 8】

제 1 항에 있어서, 상기 반도체 광소자는 반사경 또는 광학 필터인 것을 특징으로 하는 반도체 광소자 제작 방법.

